(19)日本国特許庁（ＪＰ）　(12)公開特許公報（Ａ）　(11)特許出願公開番号
特開2000－30222
（P2000－30222A）
(43)公開日　平成12年１月28日(2000.1.28)

(51)Int.Cl.'	識別記号	ＦＩ	テーマコード'(参考)
Ｇ１１Ｂ　5/39		Ｇ１１Ｂ　5/39	５Ｄ０３４

審査請求　未請求　請求項の数５　ＯＬ　（全５頁）

(21)出願番号　特願平10－193152

(22)出願日　平成10年７月８日(1998.7.8)

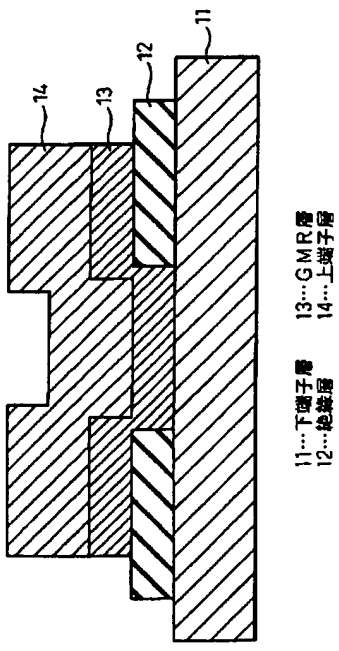
(71)出願人　000005223
富士通株式会社
神奈川県川崎市中原区上小田中４丁目１番１号
(72)発明者　瀬山　喜彦
神奈川県川崎市中原区上小田中４丁目１番１号　富士通株式会社内
(74)代理人　100077517
弁理士　石田　敬　（外４名）

Ｆターム(参考)　5D034 BA03 BB01 CA06 DA07

(54)【発明の名称】　磁気センサ

(57)【要約】
【課題】　製造が容易であり、コンパクトでかつ抵抗変化の測定精度の高い磁気センサを提供する。
【解決手段】　巨大磁気抵抗（ＧＭＲ）効果を利用した磁気センサにおいて、下端子層上にコンタクトホールを有する絶縁層を形成し、その上の前記コンタクトホール全体と少なくともその周囲の絶縁層とを含む領域にＧＭＲ層を形成し、さらにその上に上端子層を形成した磁気センサ。

図２



【特許請求の範囲】
【請求項1】 巨大磁気抵抗（GMR）効果を利用した磁気センサにおいて、下端子層上にコンタクトホールを有する絶縁層を形成し、その上の前記コンタクトホール全体と少なくともその周囲の絶縁層とを含む領域にGMR層を形成し、さらにその上に上端子層を形成した磁気センサ。
【請求項2】 前記上端子層と下端子層とが磁気シールド層としての機能をも備える、請求項1記載の磁気センサ。
【請求項3】 GMR層が多層膜構造である、請求項1または2記載の磁気センサ。
【請求項4】 GMR層がCoFe／CuまたはCo／Cu多層膜構造である、請求項3記載の磁気センサ。
【請求項5】 前記上端子層と下端子層とがNiFe膜からなる、請求項2記載の磁気センサ。
【発明の詳細な説明】
【0001】
【発明の属する技術分野】本発明は、磁気センサに関する。磁気センサは、主としてコンピュータの記録装置であるハードディスクドライブの磁気ヘッドとして使用されている。従来のハードディスクドライブ用磁気ヘッドは、コイルに発生する誘導電流により磁場を感知するものであった。しかし、近年の高記録密度化、高速化の要求に伴い、磁場それ自体を直接感知する磁気センサが磁気ヘッドに用いられ始めている。ハードディスクドライブの高記録密度化により、1ビットの記録面積が減少するとともに、発生する磁場も小さくなる。従って、小さい外部磁場の変化を感知することができ、大きさ自体も小さい磁気センサが望まれている。
【0002】
【従来の技術】現在、磁気ヘッドには、磁気抵抗効果（以下MR効果という）を利用した磁気センサが広く用いられている。MR効果は、磁性材料において外部磁場方向と電流方向が異なる時に、外部磁場の大きさにより電気抵抗が変化するものである。MR効果を利用した磁気ヘッドによって記録密度は大幅に向上した。しかし、さらなる記録密度向上への要求は大きく、最新の磁気ヘッドにはMR効果よりも抵抗変化が大きく、記録密度の向上がさらに期待できる巨大磁気抵抗効果（以下GMR効果という）を利用した磁気ヘッドが用いられ始めている。
【0003】この磁気ヘッドは、スピンバルブ－GMRを用いたものである。これは、MR比が7%前後であり、10～20Gbit／in^2 の記録密度まで対応可能と考えられている。しかしながら、近年におけるハードディスクドライブの記録密度の向上は急激であり、2002年には40Gbit／in^2 の記録密度が求められている。この記録密度になると、MR比は少なくとも10%以上である必要がある。また、記録ビットサイズがトラック幅で0．3μm以下、ビット長が0．07μm以下と小さくなる。このため、GMR膜の厚さが少なくとも0．07μm（700Å）以下、上下磁気シールドとの絶縁層厚を各200Åとすると0．03μm（300Å）以下であることが望まれている。
【0004】この要求に対し、多層膜構造のGMR膜を用いることが考えられている。多層膜GMRでは、一般に最も大きなMR比（30～50%）が得られる第一ピークにおいては、抵抗変化に要する外部磁界も数kOe以上と大きい。一方、第二ピークにおいてはMR比は10～20%であるが、抵抗変化に要する外部磁界は1000e前後と小さく、磁気ヘッドに適用可能と考えられる。
【0005】さらに、多層膜GMRにおいて、膜面に平行に電流を流した場合（CIP, Current in plane)に比べて、膜面に垂直に電流を流した場合（CPP, Current perpendicular to the plain)にはMR比は室温において2倍以上に向上することが知られている。この場合、素子構造は一般的には図1のようになる。この素子は、素子の断面積が小さい方が抵抗が大きくなり、抵抗変化の測定精度が向上する。すなわち、トラック幅を狭くすることが適しているという長所があるが、上下端子層があるため厚くなること、絶縁層と素子部の形成に困難を伴う（高い位置合わせ精度を要する）こと等の短所がある。
【0006】
【発明が解決しようとする課題】本発明は、上記従来技術の問題点を解決し、製造が容易であり、コンパクトでかつ抵抗変化の測定精度の高い磁気センサを提供しようとするものである。
【0007】
【課題を解決するための手段】本発明は、上記課題を解決するため、GMR効果を利用した磁気センサにおいて、下端子層上にコンタクトホールを有する絶縁層を形成し、その上の前記コンタクトホール全体と少なくともその周囲の絶縁層とを含む領域にGMR層を形成し、さらにその上に上端子層を形成した磁気センサを提供する。
【0008】本発明の他の態様においては、上記の上端子層と下端子層とは同時に磁気シールド層としての機能を備えていてもよい。
【0009】
【発明の実施の形態】本発明の磁気センサにおいては、GMR層はCoFe／CuまたはCo／Cu多層膜構造であるのが好ましい。また、絶縁層としては、例えばSiO_2 を用いることができる。本発明に係る磁気センサの素子構造の一例を図2に示す。この素子は、下端子層11、絶縁層12、GMR層13および上端子層14からなる。この場合、下端子層および上端子層は、例えばCu膜からなる。
【0010】また、図3に示す素子構造の磁気センサに

おいては、下端子層11'と上端子層14'とは同時に磁気シールド層としての機能をも備えている。これらの下端子層と上端子層とは、例えばNiFe膜により構成することができる。かかる構成を採用することにより、磁気シールド間距離はGMR層の厚さと等しくなり、磁気シールド間距離を大幅に縮小することができる。

【0011】図2および図3に示す如き素子構造を有する磁気センサを製造するに際しては、例えば、Si基板（図示せず）上に、図5に示すように、先ず下端子層11を成膜し、その上にレジストパターンを形成した後、下端子形状にミリングする。次いで、その上に絶縁層12を成膜し、次いでレジストパターンを形成し、さらにミリングして、コンタクトホールを形成した後、GMR層13を成膜する。次いで、その上に上端子層14を成膜し、さらにレジストパターンを形成し、上端子形状にミリングする。

【0012】一方、図1に示す如き素子構造を有する従来の磁気センサの製造においては、図4に示すように、Si基板（図示せず）上に下端子層1、GMR層3およびカバー層5を順次に成膜した後、その上にレジストパターンを形成し、これらの層を所望の形状にミリングし、次いでその上に絶縁層2を成膜する。次に、その上にレジストパターンを形成し、次いでミリングしてコンタクトホールを形成する。さらに、その上にレジストパターンを形成し、次いで上端子層4を成膜し、次にリフトオフを行う。

【0013】このように、従来の磁気センサにおいては、その製造過程において、2回のミリングを行った後に絶縁層を成膜し、さらにコンタクトホール形成のためのミリングを行うことが必要であった。そのため、レジストパターン形成時の位置合わせに極めて高い精度が要求される。一方、本発明の磁気センサの製造では、コンタクトホール形成後にGMR層および上端子層を形成し、次いでレジストパターン形成およびミリングを行うから、この際の位置合わせには高い精度を必要としない。

【0014】また、従来の磁気センサではGMR層形成後に3回のミリングを行うため、GMR層がプロセスダメージを受ける危険性が高いけれども、本発明の磁気センサの場合にはGMR層形成後のミリングは1回であるため、プロセスダメージの危険性が低いという長所もある。

【0015】

【実施例】以下、実施例により本発明をさらに説明する。

実施例1

図5に示すプロセスに従って、Si基板上に、マグネトロンスパッタ装置を用いて、下端子層としてCu5000Åを形成し、その上にスピンコートによりレジストをコートし、露光し、現像してレジストパターンを形成し、アルゴンレーザにより下端子形状にミリングした。次に、その上に、CVD装置を用いて、絶縁層としてTEOS-SiO_2 500Åを形成し、次いで上記と同様にしてレジストパターンの形成およびミリングを行って、コンタクトホールを形成した。さらに、その上に、マグネトロンスパッタ装置により、多層膜構造のGMR層としてCoFe50Å／〔CoFe11Å／Cu22Å〕x10を形成し、次に上端子層としてCu2000Åを形成し、次いで上記と同様にしてレジストパターンを形成し、下端子形状にミリングを行った。これにより、図2に示す素子構造の磁気センサを得た。

【0016】比較例1

図4のプロセスに従い、実施例1と同様の操作により、下端子層としてCu5000Å、GMR層としてCoFe50Å／〔CoFe11Å／Cu22Å〕x10、およびカバー層としてCu2000Åを形成し、2回のミリングにより所望形状の下端子層およびGMR層を形成した。その上に絶縁層としてTEOS-SiO_2 500Åを形成し、レジストパターンを形成後、ミリングによりコンタクトホールを形成した。次いで、リフトオフ用レジストパターンを形成後、上端子層としてCu1000Åを成膜し、リフトオフして、図1に示す素子構造の磁気センサを得た。

【0017】上記実施例1および比較例1で得られた試料について、直流四端子法により、印加磁場±2000eでMR曲線を測定し、MR比を測定した。実施例1の素子では導通不良等の不良発生率は10%以下であったのに対し、比較例1の素子では50%以上であった。また、実施例1の素子のMR比は34%であったのに対し、比較例1の素子では12%であった。これは、比較例1の素子においてはGMR層の上下のCu層の抵抗が素子抵抗の一部になるためである。

【0018】実施例2

実施例1の操作を繰り返したが、ここでは下端子層としてCu5000Åに代えてNiFe10000Åを形成し、また上端子層としてCu2000Åに代えてNiFe10000Åを形成して、試料1を得た。NiFe層は通常のめっき成膜法により形成した。この試料においては、NiFe層の表面は、実施例1においてスパッタ成膜により得られたCu層に比較して、粗かった。

【0019】試料1における不良発生率は23%であり、MR比は32%であった。この試料においては不良発生率が高いけれども、これは上記めっき成膜によるNiFe層の表面が粗いためにGMR層との接触不良が生じやすいことに起因しているものと考えられる。そこで、このNiFe層の表面の粗さを改善するため、上記において、NiFe下端子層とGMR層との間およびNiFe上端子層とGMR層との間にそれぞれCu100Åをマグネトロンスパッタ装置を用いて形成した。

【0020】得られた試料2の不良発生率は9%であ

り、MR比は３５％であった。このように上下端子層とGMR層との間にそれぞれCuスパッタ層を介在させることにより不良発生率が改善され、図３に示す如き、磁気シールド層機能を備えた上下端子層を有する素子構造の磁気センサを得ることができた。

【図面の簡単な説明】

【図１】従来の磁気センサの素子構造の一例を示す模式断面図。

【図２】本発明の磁気センサの素子構造の一例を示す模式断面図。

【図３】本発明の磁気センサの素子構造の他の例を示す模式断面図。

【図４】従来の磁気センサの製造プロセスを示す工程図。

【図５】本発明の磁気センサの製造プロセスを示す工程図。

【符号の説明】

１、１１、１１'…下端子層

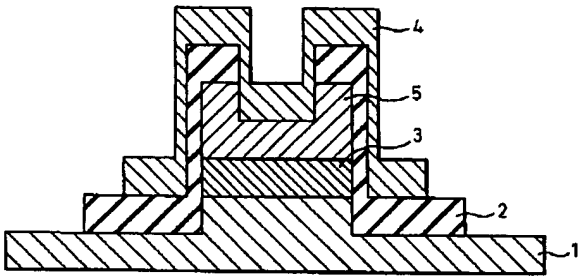
２、１２…絶縁層

３、１３…GMR層

４、１４、１４'…上端子層

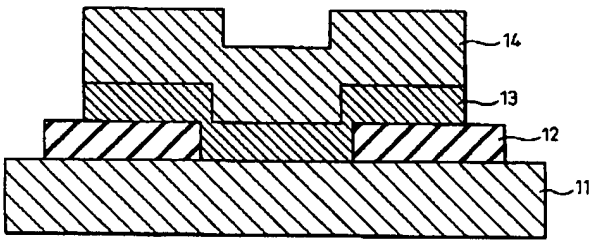
５…カバー層

【図１】



1…下端子層　4…上端子層
2…絶縁層　5…カバー層
3…GMR層

【図２】



11…下端子層　13…GMR層
12…絶縁層　14…上端子層

【図４】

図1　図4

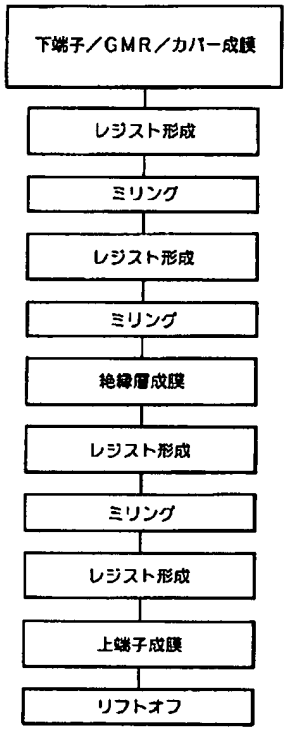
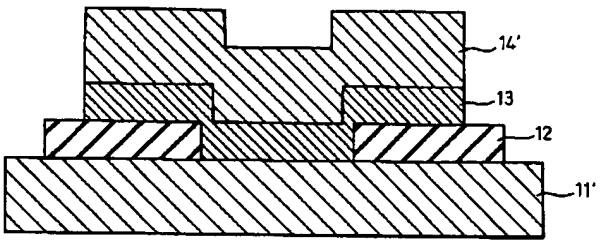


図2

【図3】

図3



11'…下端子層兼磁気シールド層
12…絶縁層
13…GMR層
14'…上端子層兼磁気シールド層

【図5】

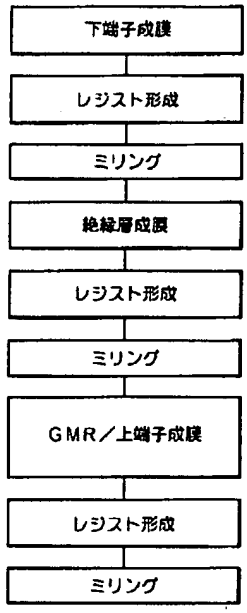



図5